

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 1018882

(43) Date of publication of application: 21.07.1

(51) Int. Cl. H01J 11/02
G09G 3/28(21) Application number: 08358889
(22) Date of filing: 27.12.1996

(71) Applicant: PIONEER ELECTRON CORP

(72) Inventor: TOKUNAGA TSUTOMU
SAEGUSA NOBUHIKO(54) PLASMA DISPLAY PANEL AND DRIVE
METHOD THEREFOR

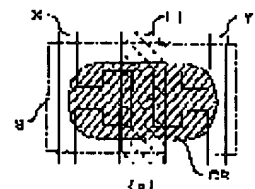
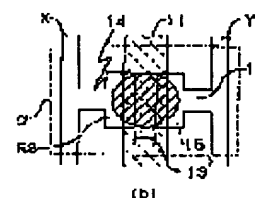
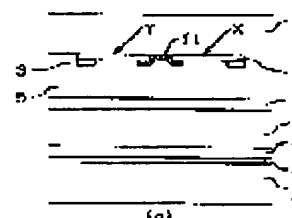
(57) Abstract:

PROBLEM TO BE SOLVED: To absorb light emitted due to discharge, and improve contrast by applying the constitution that an optical filter capable of absorbing a visible ray appearing as a result of luminous discharge in a zone near a discharge gap, is provided on the screen side of a discharge space.

SOLUTION: Row electrodes X and Y formed of a transparent electrode 4 and a metallic electrode 3 are provided on the inner side of a glass substrate 1 of a pair of glass substrates 1 and 2 laid via discharge space 7. The transparent electrode 4 has a projection 14 with broad parts 15 faced to each other via a discharge gap 13 at every discharge cell S. Also, an optical filter 11 for absorbing visible rays is provided so as to cover the discharge gap 13 and the broad part 15. A dielectric layer 5 and a protective layer 6 are formed on the surface of the optical filter 11 and the row electrodes X and Y. Column electrodes A intersecting the row electrodes X and Y and a phosphor layer 8 are provided on the inner side of the rear side glass substrate 2. Discharge gas is sealed into the discharge space 7,

and discharge cells are formed at the intersect the column electrodes A and the row electrodes Y as a pair.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-188824

(43) 公開日 平成10年(1998) 7月21日

(51) IntCl.⁶

識別記号

F I

H 0 1 J 11/02

H 0 1 J 11/02

B

G 0 9 G 3/28

G 0 9 G 3/28

E

審査請求 未請求 請求項の数 5 F D (全 6 頁)

(21) 出願番号 特願平8-358889

(22) 出願日 平成8年(1996)12月27日

(71) 出願人 000005016

バイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者 徳永 勉

山梨県中巨摩郡田富町西花輪2680番地 バ

イオニア株式会社甲府プラズマパネルセン
ター内

(72) 発明者 三枝 信彦

山梨県中巨摩郡田富町西花輪2680番地 バ

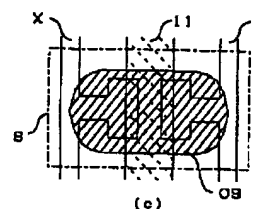
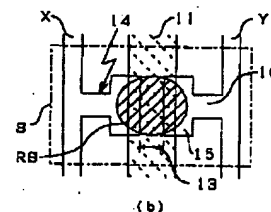
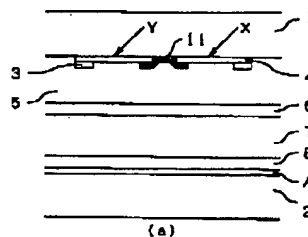
イオニア株式会社甲府プラズマパネルセン
ター内

(54) 【発明の名称】 プラズマディスプレイパネル及びその駆動方法

(57) 【要約】

【課題】 コントラストを向上させたプラズマディスプレイパネル及びその駆動方法を提供すること

【解決手段】 放電空間を介して対向配置された一对の基板の表示面側の基板の内面上に、放電ギャップを介して対向する一对の行電極と、行電極を被覆する誘電体層とを有し、一对の基板の背面側の基板の内面上に、一对の行電極と交差しその交点で放電セルを画定する列電極と、列電極を被覆する蛍光体層とを有するプラズマディスプレイパネルであって、放電空間に対する表示面側に、放電ギャップに近接する領域での放電発光による可視光を吸収する光学フィルタを設けたことを特徴とするプラズマディスプレイパネル。



【特許請求の範囲】

【請求項1】 放電空間を介して対向配置された一対の基板の表示面側の基板の内面上に、放電ギャップを介して対向する一対の行電極と、前記行電極を被覆する誘電体層とを有し、前記一対の基板の背面側の基板の内面上に、前記一対の行電極と交差しその交点で放電セルを画定する列電極と、前記列電極を被覆する蛍光体層とを有するプラズマディスプレイパネルであって、

前記放電空間に対する表示面側に、前記放電ギャップに近接する領域での放電発光による可視光を吸収する光学フィルタを設けたことを特徴とするプラズマディスプレイパネル。

【請求項2】 前記一対の行電極の各々は、前記放電セル毎に前記放電ギャップを介して互いに対向する突出部を有することを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項3】 前記突出部は、前記放電ギャップに近接する幅広部と、前記幅広部に続き前記幅広部より幅の狭い狭小部とを含み、前記放電ギャップに近接する領域は、前記幅広部のみを含むことを特徴とする請求項2記載のプラズマディスプレイパネル。

【請求項4】 請求項1乃至3記載のプラズマディスプレイパネルの駆動方法であって、前記一対の行電極に長時定数の第1リセットパルス印加して放電発光させるリセット期間と、前記一対の行電極に走査パルス印加するとともに前記列電極に画素データパルス印加して点灯セル及び消灯セルを選択するアドレス期間と、前記一対の行電極に放電維持パルス印加して前記点灯セル及び消灯セルを維持する維持放電期間とを用いて表示を行うことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項5】 請求項4記載のプラズマディスプレイパネルの駆動方法であって、前記リセット期間において、前記第1リセットパルスの終了直後に前記一対の行電極に第2リセットパルス印加し、前記アドレス期間において、前記走査パルスの直前に前記一対の行電極にブライミングパルス印加することを特徴とするプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マトリクス表示方式の交流（AC）型のプラズマディスプレイパネル（PDP）に関する。

【0002】

【従来の技術】近年、表示装置の大型化に伴い、薄型の表示装置が要求され、各種の薄型の表示装置が提供されている。その1つにマトリクス表示方式の交流（AC）型のプラズマディスプレイパネルが知られている。図4は、マトリクス表示方式の交流（AC）型のプラズマディスプレイパネルの構造を示す図である。図4に示すよ

うに放電空間7を介して対向配置された一対のガラス基板1、2の表示面側のガラス基板1の内面に互いに平行に隣接配置された一対の行電極対（維持電極）X、Y、行電極対X、Yを覆う壁電荷形成用の誘電体層5、誘電体層5を覆うMgOからなる保護膜6が夫々設けられている。尚、行電極対X、Yは、夫々透明導電膜からなる透明電極4とその導電性を補うために積層された金属層からなるバス電極（金属電極）3とから構成されている。

【0003】一方、背面側のガラス基板2の内面上に行電極対X、Yと交差する方向に設けられ、放電空間7を区画する障壁10、各障壁10間のガラス基板2上に行電極対X、Yと交差する方向に配列された列電極（アドレス電極）A、及び各列電極A、障壁10の側面を覆う赤、緑、青の発光色の蛍光体層8（R）、8（G）、8（B）が夫々設けられている。そして、放電空間7にはネオンに少量のキセノンを混合した放電ガスが封入されている。上記の列電極及び行電極対の各交点において放電セル（画素）が形成される。

【0004】かかるプラズマディスプレイパネルの表示制御は、次のようにして行われる。まず、全行電極対間に一斉にリセットパルス印加して対をなす行電極対間にリセット放電を生じさせ、放電終了後全放電セルに壁電荷を蓄積形成する。次に、画素データパルスを列電極に印加すると共に走査パルス（選択消去パルス）を行電極対の一方の行電極に印加して列電極と行電極対間にアドレス放電を生じさせ、壁電荷を選択的に消去して点灯セルと消灯セルが選択される。次に、行電極対間に維持放電パルスを交互に印加して壁電荷が残留している点灯セルのみが放電発光を繰り返す。次いで、行電極対間に消去パルスを印加して壁電荷を消去する。以上のような行程を繰り返すことにより、画像表示が行われる。

【0005】

【発明が解決しようとする課題】上述したプラズマディスプレイパネルの駆動方法では、消灯セル（黒表示の場合）においてもリセットパルスによる放電発光が必ず行われる。一般に、このリセットパルスの電圧は、所定量の壁電荷を形成するためにそのレベルがかなり大きいので、リセットパルスによる放電発光がプラズマディスプレイパネルのコントラストを悪化させる大きな一因となっている。本発明は、かかる問題を解決するためになされたものであり、コントラストを向上させたプラズマディスプレイパネル及びその駆動方法を提供することを目的とする。

【0006】

【課題を解決するための手段】請求項1記載の発明は、放電空間を介して対向配置された一対の基板の表示面側の基板の内面上に、放電ギャップを介して対向する一対の行電極と、行電極を被覆する誘電体層とを有し、一対の基板の背面側の基板の内面上に、一対の行電極と交差

しその交点で放電セルを画定する列電極と、列電極を被覆する蛍光体層とを有するプラズマディスプレイパネルであって、放電空間に対する表示面側に、放電ギャップに近接する領域での放電発光による可視光を吸収する光学フィルタを設けたことを特徴とする。

【0007】また、請求項2記載の発明は、請求項1記載のプラズマディスプレイパネルにおいて、一対の行電極の各々は、放電セル毎に放電ギャップを介して互いに向向する突出部を有することを特徴とする。

【0008】また、請求項3記載の発明は、請求項2記載のプラズマディスプレイパネルにおいて、突出部は、放電ギャップに近接する幅広部と、幅広部に続き幅広部より幅の狭い狭小部とを含み、放電ギャップに近接する領域は、幅広部のみを含むことを特徴とする。

【0009】また、請求項4記載の発明は、請求項1乃至3記載のプラズマディスプレイパネルの駆動方法であって、一対の行電極に長時定数の第1リセットパルスを印加して放電発光させるリセット期間と、一対の行電極に走査パルスを印加するとともに列電極に画素データパルスを印加して点灯セル及び消灯セルを選択するアドレス期間と、一対の行電極に放電維持パルスを印加して点灯セル及び消灯セルを維持する維持放電期間とを用いて表示を行うことを特徴とする。

【0010】また、請求項5記載の発明は、請求項4記載のプラズマディスプレイパネルの駆動方法であって、リセット期間において、第1リセットパルスの終了直後に一対の行電極に第2リセットパルスを印加し、アドレス期間において、走査パルスの直前に一対の行電極にブライミングパルスを印加することを特徴とする。

【0011】

【作用】放電空間に対する表示面側に、放電ギャップに近接する領域での放電発光による可視光を吸収する光学フィルタを設けることにより、放電ギャップ近傍のリセット放電、アドレス放電による発光（不要光）を吸収する。また、長時定数のリセットパルスを印加することにより、リセット放電による発光を弱めかつ放電ギャップ近傍に集中させ、光学フィルタによる不要光の吸収効果をより一層向上させる。

【0012】

【発明の実施の形態】図1(a)は、本発明の一実施の形態にかかるプラズマディスプレイパネルを構成する複数の画素セル（放電セルを含む）の内の1つの断面図である。表示面側のガラス基板1の内側には、対をなす複数の行電極対X、Yが形成されている。この行電極対X、Yは、互いに水平方向に伸長する透明導電膜からなる透明電極4と、この透明電極4の導電率を向上させるために、金属層からなるバス電極3とで構成されている。

【0013】この透明電極4は、図1(b)に示すように各放電セルS毎に放電ギャップ13を介して互いに対

向する突出部14を有している。この突出部14は、放電ギャップ13に近接する領域に幅広部15を配置し、幅広部15より幅の狭い狭小部16とで構成されている。また、放電ギャップ13及び幅広部15の放電ギャップ側の一部の領域を覆うように、放電発光による可視光を吸収する光学フィルタ11を設けている。即ち、光学フィルタ11は放電ギャップ13に近接する領域を遮光するように設けられている。これら光学フィルタ11を含めた行電極対X、Yの表面上には、誘電体層5が形成され、更にこの誘電体層5を保護膜6が被覆している。

【0014】一方、背面側のガラス基板2には、列電極Aが形成され、この列電極Aを被覆して蛍光体層8が形成されている。表示面側のガラス基板1の行電極対X、Yと背面側のガラス基板2の列電極Aとは、対向して互いに直交するように表示面側のガラス基板1及び背面側のガラス基板2が離間配置されて放電空間7が形成され、放電空間7内に希ガスを注入し、封入される。このように、表示面側のガラス基板1の行電極対X、Yと背面側のガラス基板2の列電極Aの交点を中心として画素セルSが形成されるので、プラズマディスプレイパネルは複数の画素セル（放電セル）を有し、画像の表示が可能となる。

【0015】次に、図1のプラズマディスプレイパネルを使用して行われる本発明の一実施の形態によるプラズマディスプレイパネルの駆動方法について説明する。図2において、先ず、図示せぬ行電極駆動パルス発生回路は、立ち上がり時間の長い（長時定数）パルス負電圧の第1リセットパルス R_{Px1} を全ての行電極 $X_1 \sim X_n$ に印加すると同時に、負電圧の場合と同様に正電圧の第1リセットパルス R_{Py} を行電極 $Y_1 \sim Y_n$ の各々に印加する。各行電極対間に印加された電位 $+V_{p1}$ と電位 $-V_{p1}$ とにて生成される電位差が放電開始電圧を越えると、プラズマディスプレイパネルの全ての行電極対間にごく弱い放電が励起されて、全画素セル S_i, j の放電空間7内に電荷粒子が発生する。

【0016】この長時定数のリセットパルスによる放電は、大変微弱であり、各画素セル S_i, j に形成される壁電荷が不均一になるため、行電極 $X_1 \sim X_n$ に印加される第1リセットパルス R_{Px1} の次の瞬間に正電圧の第2リセットパルス R_{Px2} を挿入している。この第2リセットパルス R_{Px2} に用いる電圧は、第1リセットパルス R_{Py} とほぼ同一の電圧（略+165V）としている。第2リセットパルス R_{Px2} の印加による放電の終息後、全画素セル S_i, j の誘電体層5上には一様に所定量の壁電荷が形成される（一斉リセット期間）。次に、図示せぬ画素データパルス発生回路は、各行電極毎との画素データに対応した正電圧の画素データパルス $DP_1 \sim DP_n$ を順次、列電極 $D_1 \sim D_m$ に印加する。

【0017】この際、行電極駆動パルス発生回路は、上

記画素データパルスDP1～DPnの各印加タイミングに同期して、小なるパルス幅の走査パルスSPを行電極Y1～Ynへ順次印加する。ここで、行電極駆動パルス発生回路は、かかる走査パルスSPを各行電極Y1～Ynの各々に印加する直前に、図2にて示されるが如き正電圧のプライミングパルスPPを行電極Y1～Yn各々に印加する。かかるプライミングパルスPPの印加により、上記一斉リセットにて得られて時間経過と共に減少してしまったプライミング粒子が、放電空間7内に再形成される。よって、放電空間7内に所定量のプライミング粒子が存在する内に、上記走査パルスSPの印加による画素データ書き込みが行われる。

【0018】例えば、画素データの内容が論理「0」である場合には、走査パルスSPと共に画素データパルスDPが同時に印加されるので、画素セル内部に形成されている壁電荷は消滅する。一方、画素データの内容が論理「1」である場合には、走査パルスSPのみが印加されるので放電が生じることなく、その画素セル内部に形成されている壁電荷はそのまま保持される。つまり、かかる走査パルスSPとは、画素セル内に形成されている壁電荷を画素データに応じて選択的に消去せしめるためのトリガとなる選択消去パルスとも言えるのである（アドレス期間）。

【0019】次に、行電極駆動パルス発生回路は、正電圧の維持放電パルスIPxを行電極X1～Xnの夫々に印加する。次に、かかる維持放電パルスIPxの印加タイミングとは、ずれたタイミングにて正電圧の維持放電パルスIPyを行電極Y1～Ynの夫々に印加する。かかる維持放電パルスが連続して行電極Xi、Yiに交互に印加されている期間にわたり、上記壁電荷が残留したままとっている画素セルのみが放電発光を維持する（維持放電期間）。尚、この維持放電期間において、最初に、即ち第1番目に行電極に印加される維持放電パルスIPy、IPx・・・に比してパルス幅を長めに設定してある。この理由を以下に説明する。

【0020】放電が生じると、放電空間内にプライミング粒子が発生するが時間が経過すると共に減少していく。プライミング粒子の数が減少するほどパルスの印加から最初の放電が生じるまでの時間（放電形成遅れ時間）及び各画素セルの放電開始時間のバラツキ（放電統計遅れ時間）が増大する。すると、維持放電期間の最初に印加される放電維持パルスで放電が生じなくなり、それ以降印加される放電維持パルスによって放電しない可能性が高くなる。そこで、最初に印加される放電維持パルスのパルス幅をそれ以降印加される放電維持パルスより長く、即ち、放電形成遅れ時間、放電統計遅れ時間及び放電そのものに必要な時間の総和より長くすることにより、最初に印加される放電維持パルスで確実に放電を生じさせることが可能となる。

【0021】次に、行電極駆動パルス発生回路は、消去

パルスEPを行電極X1～Xnの夫々に印加することにより、行電極X1～Xn及びY1～Yn上に形成された壁電荷を消滅させ、点灯及び消灯セルでの壁電荷の状態を略均一にする（壁電荷消去期間）。

【0022】以上の如く、第1リセットパルスの立ち上がりを緩やかにすることによって、リセットパルスの印加による画素セルの発光輝度を小さく抑えることができる。また、立ち上がり時間の長い（長時定数）第1リセットパルスRPx1、RPyの終了直後に、第2リセットパルスRPx2を印加することによって、各画素セルの壁電荷が揃い、アドレスマージンが向上し鮮明な画像表示が得られる。

【0023】また、維持放電期間において、最初に印加される維持放電パルスのパルス幅をそれ以降印加される放電維持パルスのパルス幅より長くすることによって最初に印加される放電維持パルスによる放電を確実に生じさせることができ、よって、誤放電がなくなり正確な発光表示がなされるのである。上記の駆動方法では、長時定数のリセットパルスを用いることにより、図1(b)に示されるようにリセット放電RSによる発光を弱めかつ放電ギャップ13近傍に集中する。従って、放電ギャップ13に近接する領域に設けられた光学フィルタ11により、リセット放電RSによる発光は殆ど吸収されてしまう。尚、維持放電CSによる発光は、図1(c)に示されるように放電セルSのほぼ全域で生じている。

【0024】上記の図1のプラズマディスプレイパネルを用いた駆動方法の一実施の形態では、一斉リセット期間において、一旦全放電セルに所定量の壁電荷を形成した後、アドレス期間で選択的に壁電荷を消去して点灯セル及び消灯セルを選択するという、いわゆる選択消去アドレス法を用いた例を説明したが、これに代えて選択書込みアドレス法を用いた場合にも適用できる。即ち、図3に示すように、一斉リセット期間において長時定数のリセットパルスRPx、RPyを全行電極対X1～Xn、Y1～Ynに一斉に印加し、全放電セルを放電させ、一旦壁電荷を形成した（全面書込期間）後、消去パルスEPを全行電極対間に一斉に印加し、全放電セルを放電させ壁電荷を消去させる（全面消去期間）。

【0025】次に、アドレス期間において、一方の行電極Y1～Ynに順次操作パルス（選択書込みパルス）を印加すると共に列電極D1～Dmに画素データパルスDP1～DPnを印加して、選択的に放電発光を生じさせ、点灯セルに壁電荷を形成する。以降、図2の場合と同様な維持放電期間、壁電荷期間が続く。このような選択書込みアドレス法を用いた場合でも、長時定数のリセットパルスを用いることにより上記一実施の形態と同様な作用、効果が得られる。

【0026】

【発明の効果】本発明のプラズマディスプレイパネルでは、放電空間に対する表示面側に、放電ギャップに近接

する領域での放電発光による可視光を吸収する光学フィルタを設けることにより、放電ギャップ近傍のリセット放電、アドレス放電による発光（不要光）を吸収し、コントラストを向上させることができる。また、本発明によるプラズマディスプレイパネルの駆動方法では、長時定数のリセットパルスを用いることにより、リセット放電による発光を弱めかつ放電ギャップ近傍に集中させ、光学フィルタによる不要光の吸収効果をより一層向上させることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態にかかるプラズマディスプレイパネルを構成する複数の画素セルの内の1つの断面図。

【図2】本発明の一実施の形態にかかるプラズマディスプレイパネルの駆動方法を説明するための各種駆動パルスの印加タイミングを示す図。

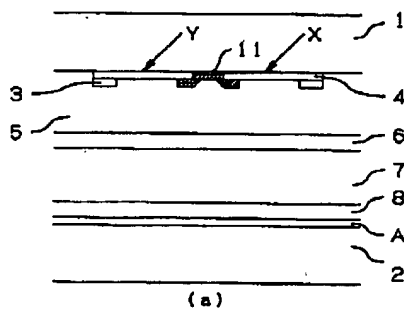
【図3】本発明の他の実施の形態にかかるプラズマディスプレイパネルの駆動方法を説明するための各種駆動パルスの印加タイミングを示す図。

【図4】従来のプラズマディスプレイパネルの構造図。

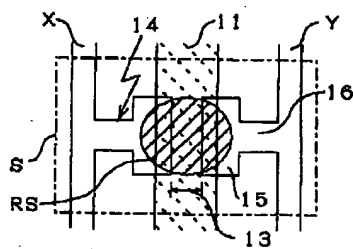
【符号の説明】

- 1・・・表示面側のガラス基板
- 2・・・背面側のガラス基板
- 3・・・バス電極
- 4・・・透明電極
- 5・・・誘電体層
- 6・・・保護膜
- 7・・・放電空間
- 8・・・蛍光体層
- 11・・・光学フィルタ
- 13・・・放電ギャップ
- 14・・・突出部
- 15・・・幅広部
- 16・・・狭小部
- A・・・列電極
- S・・・画素セル
- X、Y・・・行電極対
- RS・・・リセット放電
- CS・・・維持放電

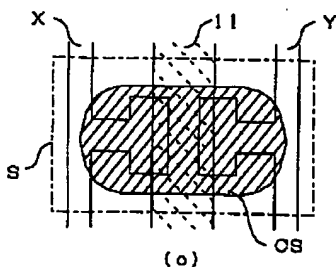
【図1】



(a)

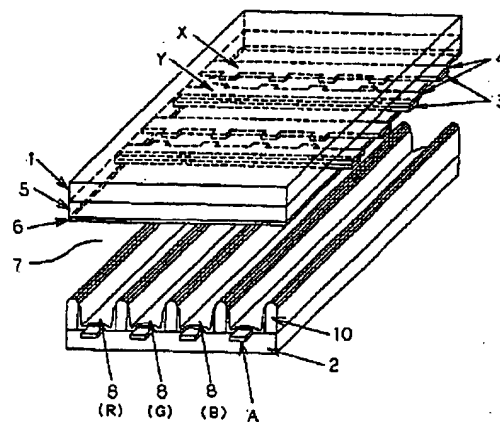


(b)

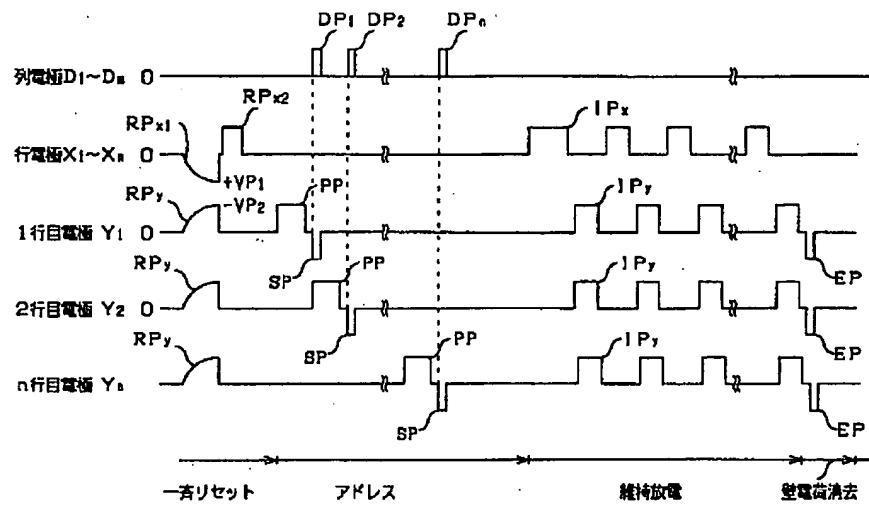


(c)

【図4】



【図2】



【図3】

